

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000308365 A**

(43) Date of publication of application: 02.11.00

(51) Int. Cl. H02M 7/537
H02M 3/155
H02M 7/48
H02M 7/538
H05B 41/24

(21) Application number: 11108615

(22) Date of filing: 15.04.99

(71) Applicant: MATSUSHITA ELECTRIC WORKS LTD

(72) Inventor: KAMIYA TOSHIYA

(54) POWER SUPPLY APPARATUS

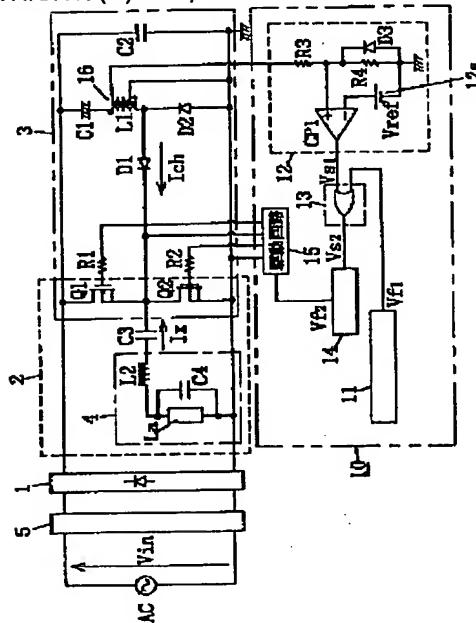
(57) Abstract:

PROBLEM TO BE SOLVED: To obtain a power supply apparatus which is constituted at low costs and which prevents a short-circuit current from flowing into a first switching element and a second switching element.

SOLUTION: A first switching element Q1 and a second switching element Q2 are used both in an inverter circuit 2 and a step-down chopper circuit 3. A regenerative current is detected by a first detecting circuit 12, using an electromotive force which is generated in a winding 16 for detection. The logical sum of the output of the first detection circuit 12 and the output of a first oscillation circuit 11 is found in a second detection circuit 13. A second oscillation circuit 14 outputs a square-wave pulse signal by making use of the output of the second detection circuit 13 as a trigger signal. Then, when the regenerative current flows, the output of the first detection circuit 12 is fixed at H-level, and no pulse signal is output from the second oscillation circuit 14. Thereby, while the regenerative current is flowing, an on-signal is not given to second switching element Q2, and a

short-circuit current is prevented from flowing to the first and second switching elements Q1, Q2.

COPYRIGHT: (C)2000,JPO





(2)

(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2000-308365

(P 2000-308365 A)

(43)公開日 平成12年11月2日(2000.11.2)

(51)Int.Cl.
 H02M 7/537
 3/155
 7/48
 7/538
 H05B 41/24

識別記号

F I
 H02M 7/537
 3/155
 7/48
 7/538
 H05B 41/24

テーマコード (参考)
 C 3K072
 H 5H007
 A 5H730
 A
 Q
 審査請求 未請求 請求項の数 6 O L (全19頁)

(21)出願番号 特願平11-108615

(22)出願日 平成11年4月15日(1999.4.15)

(71)出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72)発明者 神倉 敏也

大阪府門真市大字門真1048番地松下電工株式会社内

(74)代理人 100087767

弁理士 西川 恵清 (外1名)

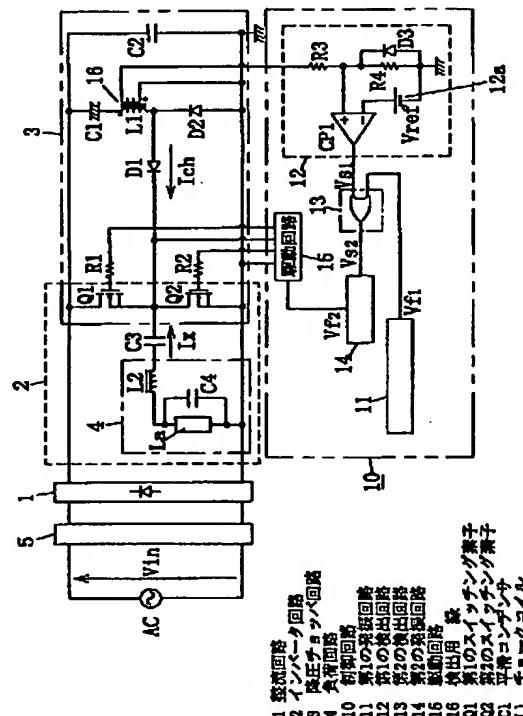
最終頁に続く

(54)【発明の名称】電源装置

(57)【要約】

【課題】安価な構成で第1及び第2のスイッチング素子に短絡電流が流れることを防止する。

【解決手段】インバータ回路2と降圧チョッパ回路3とで第1及び第2のスイッチング素子Q1, Q2を兼用している。検出用巻線16に誘起される起電力により第1の検出回路12にて回生電流を検出する。第2の検出回路13にて第1の検出回路12の出力と第1の発振回路11の出力の論理和を求める。第2の発振回路14は第2の検出回路13の出力をトリガ信号として方形波のパルス信号を出力する。而して、回生電流が流れている間は第1の検出回路12の出力がHレベルに固定され、第2の発振回路14からはパルス信号が出力されない。よって、回生電流流れている間は第2のスイッチング素子Q2にオン信号が与えられず、第1及び第2のスイッチング素子Q1, Q2に短絡電流が流れることを防止できる。



【特許請求の範囲】

【請求項1】 交流電源を整流する整流回路と、整流回路の出力端間に並列接続される第1及び第2のスイッチング素子の直列回路を有し、第1及び第2のスイッチング素子が交互にオンオフされて高周波電圧を出力するインバータ回路と、第1又は第2のスイッチング素子と並列的に接続されてインバータ回路から高周波電圧が供給される負荷回路と、交流電源から第1又は第2のスイッチング素子並びにチョークコイルを介して充電される平滑コンデンサを有し、整流回路の脈流出力電圧を部分平滑してインバータ回路に供給する降圧チョッパ回路と、第1及び第2のスイッチング素子のオンオフ制御を行う制御回路とを備え、制御回路は、降圧チョッパ回路に回生電流が流れているか否かを検出する回生電流検出手段を具備し、平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方に対して、少なくとも回生電流検出手段により回生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないことを特徴とする電源装置。

【請求項2】 インバータ回路は、第1及び第2のスイッチング素子の接続点から直流カット用のコンデンサを介して共振回路を有する負荷回路と、コンデンサ及びダイオードの並列回路とが第1又は第2のスイッチング素子の両端間に接続されて成ることを特徴とする請求項1記載の電源装置。

【請求項3】 交流電源を整流する整流回路と、整流回路の出力端間に並列接続される第1及び第2のスイッチング素子の直列回路を有し、第1及び第2のスイッチング素子が交互にオンオフされて高周波電圧を出力するインバータ回路と、第1又は第2のスイッチング素子と並列的に接続されてインバータ回路から高周波電圧が供給される負荷回路と、交流電源から第1又は第2のスイッチング素子並びにチョークコイルを介して充電される平滑コンデンサを有し、整流回路の脈流出力電圧を部分平滑してインバータ回路に供給する降圧チョッパ回路と、第1及び第2のスイッチング素子のオンオフ制御を行う制御回路とを備え、制御回路は、降圧チョッパ回路の回生電流が流れる第1又は第2のスイッチング素子の何れか一方で流れている電流を検出する電流検出手段を具備し、平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方に対して、少なくとも電流検出手段により第1又は第2のスイッチング素子に回生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないことを特徴とする電源装置。

【請求項4】 インバータ回路は、第1及び第2のスイッチング素子の接続点から直流カット用のコンデンサを介して共振回路を有する負荷回路と、コンデンサ及びダイオードの並列回路とが第1又は第2のスイッチング素子の両端間に接続されて成ることを特徴とする請求項3記載の電源装置。

10 【請求項5】 制御回路は、第1及び第2のスイッチング素子のオンオフ周波数を決定するための周期的な信号を出力する第1の発振回路と、回生電流検出手段の検出結果に応じた信号を出力する第1の検出回路と、第1の発振回路の出力信号と第1の検出回路の出力信号に基づいたトリガ信号を出力する第2の検出回路と、第2の検出回路から出力されるトリガ信号に応じて平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方をオンするための信号を出力する第2の発振回路と、第2の発振回路の出力信号に基づいて第1及び第2のスイッチング素子をオンオフ駆動する駆動回路とを具備することを特徴とする請求項1～4の何れかに記載の電源装置。

20 【請求項6】 制御回路は、第1及び第2のスイッチング素子のオンオフ周波数を決定するための周期的な信号を出力する第3の発振回路と、第3の発振回路から出力される信号に応じて平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方をオンするための信号を出力する第4の発振回路と、電流検出手段により第1又は第2のスイッチング素子に回生電流が流れていることが検出されている期間に第4の発振回路の出力信号を強制的に無効とする第3の検出回路と、第4の発振回路の出力信号に基づいて第1及び第2のスイッチング素子をオンオフ駆動する駆動回路とを具備することを特徴とする請求項1～4の何れかに記載の電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、降圧チョッパ回路と直列型のインバータ回路とでスイッチング素子を兼用した電源装置に関するものである。

【0002】

【従来の技術】 図1～5は降圧チョッパ回路と直列型のインバータ回路とでスイッチング素子を兼用した電源装置の従来例を示しており、フィルタ回路5を介して交流電源ACに接続され交流電源ACの電源電圧(入力電圧)Vinを全波整流する整流回路1と、電解効果トランジスタから成り整流回路1の出力端間に接続された第1及び第2のスイッチング素子Q1, Q2の直列回路と、第1及び第2のスイッチング素子Q1, Q2の直列回路の両端に接続されたコンデンサC2と、第2のスイッチング素子Q2の両端に直列接続された第1及び第2のダイオードD1, D2と、第1のダイオードD1を介して第1のスイッチング素子Q1の両端に直列接続されたチョークコイルL1及び平滑コンデンサC1と、第2のスイッチング素子Q2の両端にカップリングコンデンサC3及びインダクタンスL2を介して接続された負荷である放電灯La及びインダクタンスL2と共振回路を構成するコンデンサC4から成る負荷回路4と、第1及び第2のスイッチング素子Q1, Q2を交互にオンオフさせる駆

動信号を出力する発振回路6とを備え、放電灯Laに交流の高周波電力を供給するものである。また、第1及び第2のスイッチング素子Q1, Q2は、コンデンサC3やインダクタンスL2等とともにハーフブリッジ式のインバータ回路2を構成し、且つチョークコイルL1、平滑コンデンサC1、コンデンサC2並びに第1及び第2のダイオードD1, D2とともに降圧チョッパ回路3を構成している。而して、降圧チョッパ回路3は、第2のスイッチング素子Q2のオン時に、交流電源AC→フィルタ回路5→整流回路1→平滑コンデンサC1→チョークコイルL1→第1のダイオードD1→第2のスイッチング素子Q2→整流回路1→フィルタ回路5→交流電源ACの経路で電流を供給することにより、平滑コンデンサC1に所定値の充電電圧（交流電源ACのピーク値より低い直流電圧）を発生させ、整流回路1の出力電圧が平滑コンデンサC1の充電電圧より低下すると、平滑コンデンサC1の充電電圧が上記ハーフブリッジ式のインバータ回路2の電源となる。

【0003】しかし上記従来例においては、以下に示す様な問題が生じる。

【0004】電源投入時に平滑コンデンサC1に電荷が蓄積されていない状態では、第2のスイッチング素子Q2がオンすると同時に、上述の様に、交流電源AC→フィルタ回路5→整流回路1→平滑コンデンサC1→チョークコイルL1→第1のダイオードD1→第2のスイッチング素子Q2→整流回路1→フィルタ回路5→交流電源ACの経路で平滑コンデンサC1に充電電流が流れ始める。そして、第2のスイッチング素子Q2がオンした時に流れる平滑コンデンサC1の充電電流によりチョークコイルL1にはエネルギーが蓄積され、第2のスイッチング素子Q2がオフするとチョークコイルL1に蓄積されたエネルギーは、チョークコイルL1→第1のダイオードD1→第1のスイッチング素子Q1の寄生ダイオード（図示せず）→平滑コンデンサC1→チョークコイルL1の経路で放出されて回生電流が流れる。ところが電源投入初期においては、平滑コンデンサC1に電荷がほとんど蓄積されていないので、第2のスイッチング素子Q2のターンオフ時にチョークコイルL1を流れている電流値が大きくなり、且つ平滑コンデンサC1の充電電圧も低くなる。そのために、チョークコイルL1と平滑コンデンサC1による振動周期が非常に長くなり、つまり、チョークコイルL1→第1のダイオードD1→第1のスイッチング素子Q1の寄生ダイオード→平滑コンデンサC1→チョークコイルL1の経路によるチョークコイルL1のエネルギーの放出時間が非常に長くなり、従って、第2のスイッチング素子Q2が次にターンオフした際に、まだ第1のスイッチング素子Q1の寄生ダイオードに回生電流が流れていることになる。よって、第1のスイッチング素子Q1の寄生ダイオードの逆回復時間の間、図16 (f) 及び (g) のAとBとの部分に示す

様に、第1のスイッチング素子Q1と第2のスイッチング素子Q2とに瞬間に過大な短絡電流が流れてしまう。

【0005】上記問題を解決するものとして、本出願人は図17に示すような回路構成の電源装置を提案している。

【0006】図15に示した従来例（以下、「従来例1」と呼ぶ）と異なる点は、第2のスイッチング素子Q2に並列接続された抵抗Rs及びスイッチング素子Qsの直列回路から成る平滑コンデンサC1の充電回路と、コンデンサ2の両端電圧を検出する検出回路7と、検出回路7の検出結果に応じてスイッチング素子Qsのオンオフと発振回路6の動作制御を行う起動回路8とを備えたことにより、その他の従来例1と同一の構成には同一の符号を付すことにより説明を省略する。

【0007】次に動作を簡単に説明する。電源投入時は、検出回路7の検出値が所定値よりも低いことから起動回路8はスイッチング素子Qsをオンするとともに発振回路6を停止させて第1及び第2のスイッチング素子Q1, Q2をオフさせる、つまりインバータ回路2の動作を停止させる。そして、インバータ回路2の動作停止期間中に抵抗Rs及びスイッチング素子Qsを介して平滑コンデンサC1に充電電荷を蓄積させる。そして、平滑コンデンサC1の充電電荷が所定レベルに達して検出回路7の検出値が所定値を越えると、起動回路8がスイッチング素子Qsをオフするとともに、発振回路6を動作させてインバータ回路2の発振（第1及び第2のスイッチング素子Q1, Q2のオンオフ）を開始させる。

【0008】この様に構成することにより、インバータ回路2の発振開始時には平滑コンデンサC1に充分な電荷が充電されているため、チョークコイルL1と平滑コンデンサC1による振動周期が短くなり、従来例1で述べた様な第1及び第2のスイッチング素子Q1, Q2等への過大な電流ストレスの発生を防止することができる。また、インバータ回路2の発振開始後は起動回路8によりスイッチング素子Qsをオフするので、抵抗Rsでの不要な電力消費も生じることはない。

【0009】ところで、電源投入後、第1及び第2のスイッチング素子Q1, Q2が安定動作している際に、交流電源ACの電源電圧Vinが瞬間に低下して再び復帰することが発生、つまり瞬時の停電あるいは降電圧（以下、「瞬時変動」という）が発生しても、起動回路8及び発振回路6の動作用電源は充分に確保されているため、スイッチング素子Qsはオフ状態を継続し、且つ第1及び第2のスイッチング素子Q1, Q2は発振動作を継続していることから、瞬時の停電あるいは降電圧が発生している間、平滑コンデンサC1の電荷が放電されることになる。仮に検出回路7を備えていなければ、この状態で電源が復帰すると、平滑コンデンサC1の電圧が低下しており、且つ電源電圧Vinの急峻な変化に対

しては充電回路の動作が追従できないので、上記従来例1で述べたのと同様に、第1及び第2のスイッチング素子Q1, Q2に瞬間に過大な短絡電流が流れてしまう。しかしながら、本従来例（以下、「従来例2」と呼ぶ）では検出回路7により上記瞬時変動を検出した場合、すなわち検出回路7の検出値が所定値を下回った場合に起動回路8によってスイッチング素子Qsをオンして充電回路を動作させるとともに発振回路6を停止させているので、上述のように第1及び第2のスイッチング素子Q1, Q2に瞬間に過大な短絡電流が流れのを防ぐことができる。

【0010】

【発明が解決しようとする課題】しかしながら、上記従来例2には以下のような問題がある。

【0011】まず、電源投入後からインバータ回路2の発振開始までに充電回路によって平滑コンデンサC1を充電するため、放電灯Laが点灯するまでに比較的に長い時間を要する、つまり電源投入から放電灯Laの点灯までにタイムラグが生じるという問題があった。また、定常時には起動回路8によりスイッチング素子Qsがオフされているものの、降圧チョッパ回路3から供給されてインバータ回路2の電源電圧となる直流電圧がスイッチング素子Qsの両端にも印加されるため、スイッチング素子Qsとして高耐圧素子を用いる必要があり、コストアップになるという問題があった。

【0012】さらに瞬時変動の度合いが比較的に小さいために検出回路7で電圧の変動が検出できない場合には、起動回路8が動作せずにインバータ回路2が発振を継続することとなり、上述のような起動回路8を備えていない場合と同様に、平滑コンデンサC1の電荷が放電された状態で電源が復帰すると、平滑コンデンサC1の電圧が低下しており且つ電源電圧Vinの急峻な変化に対しては充電回路の動作が追従できずに第1及び第2のスイッチング素子Q1, Q2に瞬間に過大な短絡電流が流れてしまい、これら第1及び第2のスイッチング素子Q1, Q2に過大なストレスを与えるという問題があった。

【0013】本発明は上記問題に鑑みて為されたものであり、その目的とするところは、安価な構成で第1及び第2のスイッチング素子に短絡電流が流れることが防止できる電源装置を提供することにある。

【0014】

【課題を解決するための手段】請求項1の発明は、上記目的を達成するために、交流電源を整流する整流回路と、整流回路の出力端間に並列接続される第1及び第2のスイッチング素子の直列回路を有し、第1及び第2のスイッチング素子が交互にオンオフされて高周波電圧を出力するインバータ回路と、第1又は第2のスイッチング素子と並列的に接続されてインバータ回路から高周波電圧が供給される負荷回路と、交流電源から第1又は第2のスイッチング素子並びにチョークコイルを介して充電される平滑コンデンサを有し、整流回路の脈流出力電圧を部分平滑してインバータ回路に供給する降圧チョッパ回路と、第1及び第2のスイッチング素子のオンオフ制御を行う制御回路とを備え、制御回路は、降圧チョッパ回路の回生電流が流れる第1又は第2のスイッチング素子の何れか一方に流れる電流を検出する電流検出手段を具備し、平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方に対して、少なくとも電流検出手段により第1又は第2のスイッチング素子に回生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないことを特徴とし、瞬時的な停電あるいは降圧のような交流電源の瞬時変動に起因して平滑コンデンサの電圧が低下したときに、少なくとも第1又は

2のスイッチング素子並びにチョークコイルを介して充電される平滑コンデンサを有し、整流回路の脈流出力電圧を部分平滑してインバータ回路に供給する降圧チョッパ回路と、第1及び第2のスイッチング素子のオンオフ制御を行う制御回路とを備え、制御回路は、降圧チョッパ回路に回生電流が流れているか否かを検出する回生電流検出手段を具備し、平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方に対して、少なくとも回生電流検出手段により回生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないことを特徴とし、瞬時的な停電あるいは降圧のような交流電源の瞬時変動に起因して平滑コンデンサの電圧が低下したときに、少なくとも降圧チョッパ回路に回生電流が流れている間は充電電流の流れる第1又は第2のスイッチング素子がオンしないため、第1及び第2のスイッチング素子に短絡電流が流れることを防止できる。しかも、第1及び第2のスイッチング素子に高耐圧のものを使用する必要がなく安価な構成で実現できる。また、従来例のような充電回路が不要であるから、交流電源の電源投入後、即時にインバータ回路の動作を開始させることができる。

【0015】請求項2の発明は、請求項1の発明において、インバータ回路が、第1及び第2のスイッチング素子の接続点から直流カット用のコンデンサを介して共振回路を有する負荷回路と、コンデンサ及びダイオードの並列回路とが第1又は第2のスイッチング素子の両端間に接続されて成ることを特徴とし、請求項1の発明と同様の作用を奏する。

【0016】請求項3の発明は、上記目的を達成するために、交流電源を整流する整流回路と、整流回路の出力端間に並列接続される第1及び第2のスイッチング素子の直列回路を有し、第1及び第2のスイッチング素子が交互にオンオフされて高周波電圧を出力するインバータ回路と、第1又は第2のスイッチング素子と並列的に接続されてインバータ回路から高周波電圧が供給される負荷回路と、交流電源から第1又は第2のスイッチング素子並びにチョークコイルを介して充電される平滑コンデンサを有し、整流回路の脈流出力電圧を部分平滑してインバータ回路に供給する降圧チョッパ回路と、第1及び第2のスイッチング素子のオンオフ制御を行う制御回路とを備え、制御回路は、降圧チョッパ回路の回生電流が流れる第1又は第2のスイッチング素子の何れか一方に流れる電流を検出する電流検出手段を具備し、平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方に対して、少なくとも電流検出手段により第1又は第2のスイッチング素子に回生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないことを特徴とし、瞬時的な停電あるいは降圧のような交流電源の瞬時変動に起因して平滑コンデンサの電圧が低下したときに、少なくとも第1又は

第2のスイッチング素子に回生電流が流れている間は充電電流の流れる第1又は第2のスイッチング素子がオンしないため、第1及び第2のスイッチング素子に短絡電流が流れることを防止できる。しかも、第1及び第2のスイッチング素子に高耐圧のものを使用する必要がなく安価な構成で実現できる。また、従来例のような充電回路が不要であるから、交流電源の電源投入後、即時にインバータ回路の動作を開始させることができる。

【0017】請求項4の発明は、請求項3の発明において、インバータ回路が、第1及び第2のスイッチング素子の接続点から直流カット用のコンデンサを介して共振回路を有する負荷回路と、コンデンサ及びダイオードの並列回路とが第1又は第2のスイッチング素子の両端間に接続されて成ることを特徴とし、請求項3の発明と同様の作用を奏する。

【0018】請求項5の発明は、請求項1～4の何れかの発明において、制御回路が、第1及び第2のスイッチング素子のオンオフ周波数を決定するための周期的な信号を出力する第1の発振回路と、回生電流検出手段の検出結果に応じた信号を出力する第1の検出回路と、第1の発振回路の出力信号と第1の検出回路の出力信号に基づいたトリガ信号を出力する第2の検出回路と、第2の検出回路から出力されるトリガ信号に応じて平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方をオンするための信号を出力する第2の発振回路と、第2の発振回路の出力信号に基づいて第1及び第2のスイッチング素子をオンオフ駆動する駆動回路とを具備することを特徴とし、請求項1～4の発明と同様の作用を奏する。

【0019】請求項6の発明は、請求項1～4の何れかの発明において、制御回路が、第1及び第2のスイッチング素子のオンオフ周波数を決定するための周期的な信号を出力する第3の発振回路と、第3の発振回路から出力される信号に応じて平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方をオンするための信号を出力する第4の発振回路と、電流検出手段により第1又は第2のスイッチング素子に回生電流が流れていることが検出されている期間に第4の発振回路の出力信号を強制的に無効とする第3の検出回路と、第4の発振回路の出力信号に基づいて第1及び第2のスイッチング素子をオンオフ駆動する駆動回路とを具備することを特徴とし、請求項1～4の発明と同様の作用を奏する。

【0020】

【発明の実施の形態】(実施形態1) 本発明の実施形態1の回路構成を図1に示す。但し、本実施形態は、図15に示した従来例1と基本的な構成及び動作が共通するので、共通する構成については同一の符号を付して説明を省略する。

【0021】すなわち、本実施形態は、第1及び第2の

10

20

30

40

50

スイッチング素子Q1, Q2のオンオフ制御を行う制御回路10が、降圧チョッパ回路3に回生電流が流れているか否かを検出する回生電流検出手段を具備し、平滑コンデンサC1の充電電流が流れる第2のスイッチング素子Q2に対して、少なくとも回生電流検出手段により回生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないようにした点に特徴がある。

【0022】制御回路10は、第1及び第2のスイッチング素子Q1, Q2のオンオフ周波数を決定するための周期的な信号を出力する第1の発振回路11と、回生電流検出手段の検出結果に応じた信号を出力する第1の検出回路12と、第1の発振回路11の出力信号と第1の検出回路12の出力信号に基づいたトリガ信号を出力する第2の検出回路13と、第2の検出回路13から出力されるトリガ信号に応じて平滑コンデンサC1の充電電流が流れる第2のスイッチング素子Q2をオンするための信号を出力する第2の発振回路14と、第2の発振回路14の出力信号に基づいて第1及び第2のスイッチング素子Q1, Q2をオンオフ駆動する駆動回路15とを具備する。平滑コンデンサC1に直列接続されたチョークコイルL1の2次側に検出用巻線16が設けてあり、この検出用巻線16で回生電流検出手段が構成される。

【0023】第1の発振回路11は図2(a)及び図3(a)に示すような周期的な方形波の信号Vf1を出力するものである。また第1の検出回路12は、検出用巻線16の一端とグランドとの間に挿入された分圧抵抗R3, R4と、分圧抵抗R4に逆並列に接続されたダイオードD3と、基準電圧Vrefを発生する基準電源12aと、この基準電圧Vrefと分圧抵抗R4に生じる電圧降下とを比較して、図2(d)及び図3(c)に示すようなHまたはLの2値信号Vs1を出力するコンパレータCP1とを備えている。而して、図2(b)又は図3(b)に示すように第2のスイッチング素子Q2がオンし且つ平滑コンデンサC1に充電電流が流れている場合には、チョークコイルL1に流れる電流Ichが増大傾向となり、ダイオードD3が導通して分圧抵抗R4の両端電圧(電圧降下)が小さくなるためにコンパレータCP1の出力、つまり第1の検出回路12の出力Vs1はLレベルとなる。一方、第2のスイッチング素子Q2がオフし且つチョークコイルL1の回生電流が流れている場合には、回生電流Ichが減少傾向となり、ダイオードD3が導通せずに分圧抵抗R4の両端電圧が大きくなるためにコンパレータCP1の出力、つまり第1の検出回路12の出力Vs1はHレベルとなる。

【0024】第2の検出回路13は論理和回路(ORゲート)から成り、第1の発振回路11の出力信号Vf1と第1の検出回路12の出力信号Vs1との論理和を演算して、図2(e)及び図3(d)に示すような方形パルスから成るトリガ信号Vs2を出力する。また第2の発振回

路14は、図2(f)及び図3(e)に示すように第2の検出回路13から出力されるトリガ信号Vs2の立ち下がりに同期して所定のオン幅を有する方形パルスVf2を出力するものである。

【0025】駆動回路15は、図2(g)及び図3(f)に示すように第2の発振回路14の出力パルス信号Vf2の立ち下がりに同期して立ち下がるとともに上記出力パルス信号Vf2の立ち上がりから所定のデッドタイムTdだけ遅延して立ち上がる方形パルスの駆動信号V11を第2のスイッチング素子Q2に出力し、上記出力パルス信号Vf2の立ち上がりに同期して立ち下がるとともに上記出力パルス信号Vf2の立ち上がりから所定のデッドタイムTdだけ遅延して立ち上がる方形パルスの駆動信号V11を第1のスイッチング素子Q1に出力するものである。而して、各駆動信号V11, V11がHレベルのときにそれぞれ第1及び第2のスイッチング素子Q1, Q2がオンすることなる。なお、デッドタイムTdを設けていることで第1及び第2のスイッチング素子Q1, Q2が同時にオンすることはない。

【0026】次に本実施形態の特徴部分の動作説明を行う。

【0027】まず、電源投入時や電源電圧Vinの瞬時変動が生じていない時(以下、「定常動作時」と呼ぶ)には、図2(a)及び(e)に示すように第2の検出回路13から出力されるトリガ信号Vs2が第1の発振回路11の出力信号Vf1にほぼ同期した信号となり、第2の発振回路14の出力信号Vf2は第1の発振回路11の出力信号Vf1に同期した一定周期の信号となるから、結局のところ第1の検出回路11の検出結果に關係なく第1及び第2のスイッチング素子Q1, Q2が交互にオンオフされて負荷回路4には図2(c)に示すような高周波電流(共振電流)Ixが流れる。

【0028】一方、電源投入時や電源電圧Vinの瞬時変動が生じている場合には、図3(b)に示すように回生電流Ichの流れる期間が定常動作時よりもかなり長くなり、この状態で第2のスイッチング素子Q2がオンすると第1及び第2のスイッチング素子Q1, Q2に過大な短絡電流が流れてしまうが、図3(c)に示すように回生電流Ichが流れている間は第1の検出回路12の出力信号Vs1がHレベルとなっているため、図3(d)に示すように第2の検出回路13から出力されるトリガ信号Vs2もHレベルとなる。その結果、回生電流Ichが流れている間、図3(e)に示すように第2の発振回路14の出力信号Vf2はLレベルに保持されたままとなるので、この間には駆動回路15から第2のスイッチング素子Q2に与えられる駆動信号V11がHレベルとならず、従来例1のように第1及び第2のスイッチング素子Q1, Q2に過大な短絡電流が流れることを防ぐことができる。

しかも、第1及び第2のスイッチング素子Q1, Q2に高耐圧のものを使用する必要がなく、安価な構成

で実現できる。また、従来例2のような充電回路が不要であるから、交流電源ACの電源投入後、即時にインバータ回路2の動作を開始させることができるという利点がある。なお、負荷回路4の構成は本実施形態に限定する趣旨ではなく、また負荷が放電灯La以外のものであっても同様の効果を奏することはいうまでもない。

【0029】(実施形態2)本発明の実施形態2の回路構成を図4に示す。但し、インバータ回路2'の構成及び動作以外は実施形態1と共通するので、共通する構成には同一の符号を付して説明を省略し、本実施形態の特徴となるインバータ回路2'についてのみ説明する。

【0030】本実施形態におけるインバータ回路2'は、実施形態1におけるインバータ回路2に対して、コンデンサC5とダイオードD4の並列回路を第2のスイッチング素子Q2のソースと負荷回路4との間に挿入した点に特徴があり、降圧チョッパ回路3と兼用する第1及び第2のスイッチング素子Q1, Q2には降圧チョッパ回路3のチョッパ電流Ichとインバータ回路2'の共振電流Ixとの合成電流が流れる。

【0031】次にインバータ回路2'の動作説明を行う。なお、降圧チョッパ回路3の動作は実施形態1と共通である。

【0032】第1のスイッチング素子Q1のオン時、降圧チョッパ回路3より第1のスイッチング素子Q1→カップリングコンデンサC3→インダクタL2→放電灯La及びコンデンサC4→コンデンサC5の経路で電流が流れ、その後、コンデンサC5の両端電圧と整流回路1の出力電圧の和が降圧チョッパ回路3の出力電圧と釣り合うと、交流電源ACから整流回路1→第1のスイッチング素子Q1→カップリングコンデンサC3→インダクタL2→放電灯La及びコンデンサC4→整流回路1の経路で入力電流が流れる。

【0033】次に第1のスイッチング素子Q1がオフし第2のスイッチング素子Q2がオンすると、インダクタL2に蓄積されたエネルギーが放出されてインダクタL2→放電灯La及びコンデンサC4→整流回路1→降圧チョッパ回路3→第2のスイッチング素子Q2の寄生ダイオード→カップリングコンデンサC3の経路で回生電流が流れ、その後電流が反転して、カップリングコンデンサC3の充電電荷が放出されてカップリングコンデンサC3→第2のスイッチング素子Q2→コンデンサC5→放電灯La及びコンデンサC4→インダクタL2の経路で電流が流れる。さらにその後、コンデンサC5の充電電荷が放出されると、カップリングコンデンサC3→第2のスイッチング素子Q2→ダイオードD4→放電灯La及びコンデンサC4→インダクタL2の経路で電流が流れる。

【0034】第2のスイッチング素子Q2がオフすると、インダクタL2の蓄積エネルギーが放出され、インダクタL2→カップリングコンデンサC3→第1のスイッ

チング素子Q 1の寄生ダイオード→降圧チョッパ回路3→ダイオードD 4→放電灯L a及びコンデンサC 4→インダクタL 2の経路で回生電流が流れる。そして、第1及び第2のスイッチング素子Q 1, Q 2を交互にオンオフすることで上記動作が繰り返されて放電灯L aに高周波電流が供給される。而して、本実施形態におけるインバータ回路2'においては、交流電源A Cの電源電圧V inが低い期間においても入力電流を流すことが可能となり、つまりは入力電流歪みを改善することができる。

【0035】而して、上述のようなインバータ回路2'を備える場合においても、実施形態1と同様に、電源投入時や電源電圧V inの瞬時変動が生じた場合でも第1及び第2のスイッチング素子Q 1, Q 2に過大な短絡電流が流れることを防ぐことができるとともに、第1及び第2のスイッチング素子Q 1, Q 2に高耐圧のものを使用する必要がなく、安価な構成で実現でき、且つ交流電源A Cの電源投入後、即時にインバータ回路2'の動作を開始させることができる。なお、負荷回路4の構成は本実施形態に限定する趣旨ではなく、また負荷が放電灯L a以外のものであっても同様の効果を奏することはいうまでもない。

【0036】(実施形態3) 本発明の実施形態3の回路構成を図5に示す。但し、制御回路10'の一部の構成以外は実施形態1と共通するので、共通する構成には同一の符号を付して説明を省略する。

【0037】本実施形態における制御回路10'では、第1の発振回路11の出力信号Vf1をトリガ信号として第2の発振回路14に与えるとともに、第2の発振回路14の出力端とグランドの間に挿入されて第1の検出回路12の出力信号Vs1によりオンオフされるトランジスタQ 3を第2の検出回路13の代わりに具備している。

【0038】次に図6を参照して本実施形態の動作説明を行う。

【0039】まず定常動作時には、回生電流I chの流れる期間が短いために第1の検出回路12の出力信号Vs1がHレベルとなってトランジスタQ 3がオンとなる期間が第2の発振回路14の出力Vf2がLレベルとなる期間内に収まっており、このため第1の検出回路12の検出結果に関係なく第1及び第2のスイッチング素子Q 1, Q 2が交互にオンオフされて負荷回路4には高周波電流(共振電流) I xが流れる。

【0040】一方、電源投入時や電源電圧V inの瞬時変動が生じている場合には、図6 (b) に示すように回生電流I chの流れる期間が定常動作時よりもかなり長くなるが、図6 (c) に示すように回生電流I chが流れている間は第1の検出回路12の出力信号Vs1がHレベルとなってトランジスタQ 3がオンするため、第2の発振回路14の出力端がトランジスタQ 3を介してグランドに接続されることとなる。その結果、回生電流I chが流れている間、図6 (d) に示すように第2の発振回路14

の出力信号Vf2はLレベルに保持されたままとなるので、この間には駆動回路15から第2のスイッチング素子Q 2に与えられる駆動信号V11がHレベルとならず、従来例1のように第1及び第2のスイッチング素子Q 1, Q 2に過大な短絡電流が流れることを防ぐことができる。しかも、第1及び第2のスイッチング素子Q 1, Q 2に高耐圧のものを使用する必要がなく、安価な構成で実現できる。また、従来例2のような充電回路が不要であるから、交流電源A Cの電源投入後、即時にインバータ回路2の動作を開始させることができる。

【0041】なお、図7に示すように実施形態2で説明したインバータ回路2'を備えている場合であっても同様の効果を奏すことが可能である。また、負荷回路4の構成は本実施形態に限定する趣旨ではなく、さらに負荷が放電灯L a以外のものであっても同様の効果を奏することはいうまでもない。

【0042】(実施形態4) 本発明の実施形態4の回路構成を図8に示す。但し、基本的な構成は実施形態1と共通するので、共通する構成には同一の符号を付して説明を省略する。

【0043】本実施形態における降圧チョッパ回路3'は、平滑コンデンサC 1とチョークコイルL 1の直列回路が第2のスイッチング素子Q 2側に接続されている点が実施形態1と異なる。而して、この降圧チョッパ回路3'では、第1のスイッチング素子Q 1のオン時に、交流電源A C→フィルタ回路5→整流回路1→第1のスイッチング素子Q 1→第1のダイオードD 1→平滑コンデンサC 1→チョークコイルL 1→整流回路1→フィルタ回路5→交流電源A Cの経路で電流を供給することにより、平滑コンデンサC 1に所定値の充電電圧(交流電源A Cのピーク値より低い直流電圧)を発生させ、整流回路1の出力電圧が平滑コンデンサC 1の充電電圧より低下すると、平滑コンデンサC 1の充電電圧がインバータ回路2の電源となる。そして、電源投入時や瞬時停電等の瞬時変動が生じた時、第2のスイッチング素子Q 2に回生電流が流れている間に第1のスイッチング素子Q 1がオンすると第1及び第2のスイッチング素子Q 1, Q 2に瞬間に過大な短絡電流が流れてしまう点は従来例1や実施形態1と共通している。

【0044】制御回路20は、第1及び第2のスイッチング素子Q 1, Q 2のオンオフ周波数を決定するための周期的な信号を出力する第1の発振回路21と、第1の発振回路21の出力信号をトリガ信号として平滑コンデンサC 1の充電電流が流れる第1のスイッチング素子Q 1をオンするための信号を出力する第2の発振回路22と、第2の発振回路22の出力信号を反転するインバータ23と、インバータ23で反転された第2の発振回路22の出力信号に基づいて第1及び第2のスイッチング素子Q 1, Q 2をオンオフ駆動する駆動回路24と、回生電流検出手段の検出結果に応じた信号を出力する検出

回路 25 とを具備する。また、第 2 のスイッチング素子 Q2 のソースグランド間に、ダイオード D7 が逆並列に接続された回生電流検出手段たる検出抵抗 R3 が挿入してある。

【0045】第 1 の発振回路 21 は実施形態 1 における第 1 の発振回路 11 と同様に周期的な方形波の信号を出力するものであり、第 2 の発振回路 22 は実施形態 1 における第 2 の発振回路 14 と同様に入力信号（トリガ信号）の立ち下がりに同期した所定幅の方形パルス信号を出力するものである。また駆動回路 24 は、第 2 の発振回路 22 の出力パルス信号をインバータ 23 で反転した信号の立ち下がりに同期して立ち下がるとともに上記反転信号の立ち上がりから所定のデッドタイムだけ遅延して立ち上がる方形パルスの駆動信号を第 2 のスイッチング素子 Q2 に出力し、上記反転信号の立ち上がりに同期して立ち下がるとともに上記出力パルス信号の立ち上がりから所定のデッドタイムだけ遅延して立ち上がる方形パルスの駆動信号を第 1 のスイッチング素子 Q1 に出力するものである。而して、各駆動信号が H レベルのときにそれぞれ第 1 及び第 2 のスイッチング素子 Q1, Q2 がオンすることになる。

【0046】検出回路 25 は、第 2 のスイッチング素子 Q2 のソースと検出抵抗 R3 との接続点にアノードが接続されたダイオード D5 と、このダイオード D5 のカソードに一端が接続された抵抗 R4 と、抵抗 R4 の他端にベースが接続されるとともにエミッタがグランドに接続されたトランジスタ Q4 と、このトランジスタ Q4 のベース-エミッタ間に並列接続された抵抗 R5 及びコンデンサ C5 と、ベースがトランジスタ Q4 のコレクタに接続されるとともにエミッタがグランドに接続されたトランジスタ Q5 と、トランジスタ Q4 のコレクタ及びトランジスタ Q5 のベースを基準電圧 Vref にブルアップする抵抗 R6 とを具備し、トランジスタ Q5 のコレクタがダイオード D6 を介して第 2 の発振回路 22 の出力端に接続されている。ここで、第 2 のスイッチング素子 Q2 に回生電流が流れている間は検出抵抗 R3 の両端電圧がグランドレベルよりも低くなるから、トランジスタ Q4 がオフとなり、これによりトランジスタ Q5 がオンとなって、第 2 の発振回路 22 の出力端がダイオード D6 及びトランジスタ Q5 を介してグランドに接続されることとなる。その結果、第 2 のスイッチング素子 Q2 に回生電流が流れている間は第 2 の発振回路 22 の出力信号が常に L レベルとなり、駆動回路 24 にはインバータ 23 で反転された H レベルの信号が入力されることとなって、上記期間に第 1 のスイッチング素子 Q1 をオンする駆動信号が H レベルとなることがない。そして、回生電流が流れなくなつて第 2 のスイッチング素子 Q2 に流れる電流が反転すると、検出抵抗 R3 の両端電圧がグランドレベルよりも高くなつてトランジスタ Q4 がオンし、トランジスタ Q5 がオフするから、第 2 の発振回路 22

の出力信号がインバータ 23 で反転されて駆動回路 24 に与えられることになり、駆動回路 24 からは通常に第 1 及び第 2 のスイッチング素子 Q1, Q2 を交互にオンオフする H 及び L レベルの駆動信号が出力される。

【0047】而して、回生電流が流れている間は検出回路 25 によって第 2 の発振回路 22 の出力信号が L レベルに固定されたままでなるので、この間には駆動回路 24 から第 1 のスイッチング素子 Q1 に与えられる駆動信号が H レベルとならず、従来例 1 のように第 1 及び第 2 のスイッチング素子 Q1, Q2 に過大な短絡電流が流れることを防ぐことができる。しかも、第 1 及び第 2 のスイッチング素子 Q1, Q2 に高耐圧のものを使用する必要がなく、安価な構成で実現できる。また、従来例 2 のような充電回路が不要であるから、交流電源 A C の電源投入後、即時にインバータ回路 2 の動作を開始させることができるという利点がある。なお、負荷回路 4 の構成は本実施形態に限定する趣旨ではなく、また負荷が放電灯 La 以外のものであつても同様の効果を奏することはいうまでもない。さらに図 9 に示すように実施形態 2 で説明したインバータ回路 2' を備えている場合であつても同様の効果を奏することが可能である。

【0048】（実施形態 5）本発明の実施形態 5 の回路構成を図 10 に示す。但し、制御回路 20' の一部の構成以外は実施形態 4 と共通するので、共通する構成には同一の符号を付して説明を省略する。

【0049】本実施形態における制御回路 20' では、実施形態 4 における検出回路 25 からトランジスタ Q5 を取り除いた構成を有する第 3 の検出回路 26 と、OR ゲートから成り、第 1 の発振回路 11 の出力信号と第 3 の検出回路 26 の出力信号との論理和を演算する第 4 の検出回路 27 と、第 4 の検出回路 27 の出力信号をトリガ信号とする第 2 の発振回路 22 と、インバータ 23 並びに駆動回路 24 とを具備している。

【0050】ここで、第 2 のスイッチング素子 Q2 に回生電流が流れている間は検出抵抗 R3 の両端電圧がグランドレベルよりも低くなつてトランジスタ Q4 がオフとなり、一方の入力が常に H レベルとなって第 4 の検出回路 27 の出力が常に H レベルとなる。その結果、第 2 のスイッチング素子 Q2 に回生電流が流れている間は第 2 の発振回路 22 の出力信号が常に L レベルとなり、駆動回路 24 にはインバータ 23 で反転された H レベルの信号が入力されることとなって、上記期間に第 1 のスイッチング素子 Q1 をオンする駆動信号が H レベルとなることがない。そして、回生電流が流れなくなつて第 2 のスイッチング素子 Q2 に流れる電流が反転すると、検出抵抗 R3 の両端電圧がグランドレベルよりも高くなつてトランジスタ Q4 がオンするから、第 4 の検出回路 27 の出力が第 1 の発振回路 11 の出力信号に応じて H または L レベルに変化することとなる。その結果、第 2 の発振回路 22 の出力信号がインバータ 23 で反転されて駆動

回路 2 4 に与えられ、駆動回路 2 4 からは通常に第 1 及び第 2 のスイッチング素子 Q 1, Q 2 を交互にオンオフする H 及び L レベルの駆動信号が output される。

【 0 0 5 1 】 而して、回生電流が流れている間は第 4 の検出回路 2 7 の出力信号が H レベルに固定されることで第 2 の発振回路 2 2 の出力信号が L レベルに固定されたままとなるので、この間には駆動回路 2 4 から第 1 のスイッチング素子 Q 1 に与えられる駆動信号が H レベルとならず、従来例 1 のように第 1 及び第 2 のスイッチング素子 Q 1, Q 2 に過大な短絡電流が流れることを防ぐことができる。しかも、第 1 及び第 2 のスイッチング素子 Q 1, Q 2 に高耐圧のものを使用する必要がなく、安価な構成で実現できる。また、従来例 2 のような充電回路が不要であるから、交流電源 A C の電源投入後、即時にインバータ回路 2 の動作を開始させることができるという利点がある。なお、負荷回路 4 の構成は本実施形態に限定する趣旨ではなく、また負荷が放電灯 L a 以外のものであっても同様の効果を奏することはいうまでもない。さらに図 1 1 に示すように実施形態 2 で説明したインバータ回路 2' を備えている場合であっても同様の効果を奏することが可能である。

【 0 0 5 2 】 (実施形態 6) 本発明の実施形態 6 の回路構成を図 1 2 に示す。但し、制御回路 3 0 の構成以外は実施形態 4 と共通するので、共通する構成には同一の符号を付して説明を省略する。

【 0 0 5 3 】 本実施形態における制御回路 3 0 は、第 1 及び第 2 のスイッチング素子 Q 1, Q 2 のオンオフ周波数を決定するための周期的な信号を output する第 1 の発振回路 3 1 と、回生電流検出手段の検出結果に応じた信号を output する第 1 の検出回路 3 2 と、第 1 の発振回路 3 1 の出力信号と第 1 の検出回路 3 2 の出力信号に基づいたトリガ信号を output する第 2 の検出回路 3 3 と、第 2 の検出回路 3 3 から出力されるトリガ信号に応じて平滑コンデンサ C 1 の充電電流が流れる第 1 のスイッチング素子 Q 1 をオンするための信号を output する第 2 の発振回路 3 4 と、第 2 の発振回路 3 4 の出力を反転するインバータ 3 6 と、インバータ 3 6 で反転された第 2 の発振回路 3 4 の出力信号に基づいて第 1 及び第 2 のスイッチング素子 Q 1, Q 2 をオンオフ駆動する駆動回路 3 5 を具備する。但し、第 1 及び第 2 の発振回路 3 1, 3 4 、第 2 の検出回路 3 3 、駆動回路 3 5 の各構成及び動作はそれぞれ実施形態 1 における第 1 及び第 2 の発振回路 1 1, 1 4 、第 2 の検出回路 1 3 、駆動回路 1 5 の各構成及び動作と共に通るので詳しい説明は省略する。

【 0 0 5 4 】 第 1 の検出回路 3 2 は、チョークコイル L 1 の平滑コンデンサ C 1 との接続点とグランドとの間に挿入された回生電流検出手段たる分圧抵抗 R 3, R 4 と、分圧抵抗 R 4 に逆並列に接続されたダイオード D 3 と、基準電圧 Vref を発生する基準電源 3 2 a と、この基準電圧 Vref と分圧抵抗 R 4 に生じる電圧降下とを比

較して、H または L の 2 値信号を output するコンパレータ C P 1 とを備えている。而して、第 1 のスイッチング素子 Q 1 がオンし且つ平滑コンデンサ C 1 に充電電流が流れている場合には、チョークコイル L 1 に流れる電流 I ch が増大傾向となり、ダイオード D 3 が導通せずに分圧抵抗 R 4 の両端電圧が大きくなるためにコンパレータ C P 1 の出力、つまり第 1 の検出回路 3 2 の出力は L レベルとなる。一方、第 1 のスイッチング素子 Q 1 がオフし且つチョークコイル L 1 の回生電流が流れている場合には、回生電流 I ch が減少傾向となり、ダイオード D 3 が導通して分圧抵抗 R 4 の両端電圧 (電圧降下) が小さくなるためにコンパレータ C P 1 の出力、つまり第 1 の検出回路 3 2 の出力は H レベルとなる。

【 0 0 5 5 】 次に本実施形態の特徴部分の動作説明を行う。

【 0 0 5 6 】 まず、定常動作時には、第 2 の検出回路 3 3 から出力されるトリガ信号が第 1 の発振回路 3 1 の出力信号にほぼ同期した信号となり、第 2 の発振回路 3 4 の出力信号は第 1 の発振回路 3 1 の出力信号に同期した一定周期の信号となるから、結局のところ第 1 の検出回路 3 1 の検出結果に関係なく第 1 及び第 2 のスイッチング素子 Q 1, Q 2 が交互にオンオフされて負荷回路 4 には高周波電流 I x が流れる。

【 0 0 5 7 】 一方、電源投入時や電源電圧 V in の瞬時変動が生じている場合には、回生電流 I ch の流れる期間が定常動作時よりもかなり長くなり、この状態で第 1 のスイッチング素子 Q 1 がオンすると第 1 及び第 2 のスイッチング素子 Q 1, Q 2 に過大な短絡電流が流れてしまうが、回生電流 I ch が流れている間は第 1 の検出回路 3 2 の出力信号が H レベルとなっているため、第 2 の検出回路 3 3 から出力されるトリガ信号も H レベルとなる。その結果、回生電流 I ch が流れている間、第 2 の発振回路 3 4 の出力信号は L レベルに保持されたままとなるので、この間には駆動回路 3 5 から第 1 のスイッチング素子 Q 1 に与えられる駆動信号が H レベルとならず、従来例 1 のように第 1 及び第 2 のスイッチング素子 Q 1, Q 2 に過大な短絡電流が流れることを防ぐことができる。しかも、第 1 及び第 2 のスイッチング素子 Q 1, Q 2 に高耐圧のものを使用する必要がなく、安価な構成で実現できる。また、従来例 2 のような充電回路が不要であるから、交流電源 A C の電源投入後、即時にインバータ回路 2 の動作を開始させることができるという利点がある。なお、負荷回路 4 の構成は本実施形態に限定する趣旨ではなく、また負荷が放電灯 L a 以外のものであっても同様の効果を奏することはいうまでもない。

【 0 0 5 8 】 (実施形態 7) 本発明の実施形態 7 の回路構成を図 1 3 に示す。本実施形態は、図 9 に示した実施形態 4 の変形例において、平滑コンデンサ C 1 に直列接続されていたチョークコイル L 1 を、負荷回路 4' を構成するリーケージトランス L T の 1 次側のインダクタン

スで代用した点に特徴があり、これ以外の基本的な構成及び動作は上記実施形態4の変形例と共に通るので詳しい説明は省略する。

【0059】本実施形態における負荷回路4'は、リーケージトランスLTの2次側に放電灯Laと共に共振用のコンデンサC4とを並列に接続して成り、このコンデンサC4とリーケージトランスLTの2次側のインダクタンスとで共振回路が形成される。リーケージトランスLTの1次側の一端が第1及び第2のスイッチング素子Q1, Q2の接続点に接続され、他端がカッピングコンデンサC3を介して整流回路1の低電位側に接続され且つ降圧チョッパ回路3"を構成するダイオードD1のアノードに接続されている。よって、第1のスイッチング素子Q1がオンしているときに交流電源AC→フィルタ回路5→整流回路1→第1のスイッチング素子Q1→リーケージトランスLT→ダイオードD1→平滑コンデンサC1→ダイオードD4→整流回路1→フィルタ回路5→交流電源ACの経路で電流が流れ平滑コンデンサC1が充電される。また、第1のスイッチング素子Q1がオフ、第2のスイッチング素子Q2がオンの時にリーケージトランスLT→ダイオードD1→平滑コンデンサC1→第2のスイッチング素子Q2の寄生ダイオード(図示せず)→リーケージトランスLTの経路で回生電流が流れる。なお、このように平滑コンデンサC1の充電電流及び回生電流の流れる経路が異なる以外、インバータ回路2"及び降圧チョッパ回路3"の動作は実施形態2及び実施形態4と共に通るので説明を省略する。

【0060】而して実施形態4と同様に、回生電流が流れている間は検出回路25によって第2の発振回路22の出力信号がLレベルに固定されたままとなるので、この間には駆動回路24から第1のスイッチング素子Q1に与えられる駆動信号がHレベルとならず、従来例1のように第1及び第2のスイッチング素子Q1, Q2に過大な短絡電流が流れることを防ぐことができる。しかも、第1及び第2のスイッチング素子Q1, Q2に高耐圧のものを使用する必要がなく、安価な構成で実現できる。また、従来例2のような充電回路が不要であるから、交流電源ACの電源投入後、即時にインバータ回路2"の動作を開始させることができるという利点がある。なお、負荷回路4'の構成は本実施形態に限定する趣旨ではなく、また負荷が放電灯La以外のものであっても同様の効果を奏することはいうまでもない。なお、図14に示すように実施形態5における制御回路20'を用いても同様の効果を奏することが可能である。

【0061】

【発明の効果】請求項1の発明は、交流電源を整流する整流回路と、整流回路の出力端間に並列接続される第1及び第2のスイッチング素子の直列回路を有し、第1及び第2のスイッチング素子が交互にオンオフされて高周波電圧を出力するインバータ回路と、第1又は第2のス

10

20

30

40

50

イッティング素子と並列的に接続されてインバータ回路から高周波電圧が供給される負荷回路と、交流電源から第1又は第2のスイッティング素子並びにチョークコイルを介して充電される平滑コンデンサを有し、整流回路の脈流出力電圧を部分平滑してインバータ回路に供給する降圧チョッパ回路と、第1及び第2のスイッティング素子のオンオフ制御を行う制御回路とを備え、制御回路は、降圧チョッパ回路に回生電流が流れているか否かを検出する回生電流検出手段を具備し、平滑コンデンサの充電電流が流れる第1又は第2のスイッティング素子の何れか一方に対して、少なくとも回生電流検出手段により回生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないので、瞬時の停電あるいは降圧のような交流電源の瞬時変動に起因して平滑コンデンサの電圧が低下したときに、少なくとも降圧チョッパ回路に回生電流が流れている間は充電電流の流れる第1又は第2のスイッティング素子がオフしないため、第1及び第2のスイッティング素子に短絡電流が流れることを防止でき、しかも、第1及び第2のスイッティング素子に高耐圧のものを使用する必要がなく安価な構成で実現できるという効果がある。また、従来例のような充電回路が不要であるから、交流電源の電源投入後、即時にインバータ回路の動作を開始させることができるという効果がある。

【0062】請求項2の発明は、インバータ回路が、第1及び第2のスイッティング素子の接続点から直流カット用のコンデンサを介して共振回路を有する負荷回路と、コンデンサ及びダイオードの並列回路とが第1又は第2のスイッティング素子の両端間に接続されて成るので、請求項1の発明と同様の効果を奏する。

【0063】請求項3の発明は、交流電源を整流する整流回路と、整流回路の出力端間に並列接続される第1及び第2のスイッティング素子の直列回路を有し、第1及び第2のスイッティング素子が交互にオンオフされて高周波電圧を出力するインバータ回路と、第1又は第2のスイッティング素子と並列的に接続されてインバータ回路から高周波電圧が供給される負荷回路と、交流電源から第1又は第2のスイッティング素子並びにチョークコイルを介して充電される平滑コンデンサを有し、整流回路の脈流出電圧を部分平滑してインバータ回路に供給する降圧チョッパ回路と、第1及び第2のスイッティング素子のオンオフ制御を行う制御回路とを備え、制御回路は、降圧チョッパ回路の回生電流が流れる第1又は第2のスイッティング素子の何れか一方に流れる電流を検出する電流検出手段を具備し、平滑コンデンサの充電電流が流れる第1又は第2のスイッティング素子の何れか一方に対して、少なくとも電流検出手段により第1又は第2のスイッティング素子に回生電流が流れていることが検出されている期間にはオンさせるための信号を供給しないので、瞬時の停電あるいは降圧のような交流電源の瞬時変動に

起因して平滑コンデンサの電圧が低下したときに、少なくとも第1又は第2のスイッチング素子に回生電流が流れている間は充電電流の流れる第1又は第2のスイッチング素子がオンしないため、第1及び第2のスイッチング素子に短絡電流が流れることを防止でき、しかも、第1及び第2のスイッチング素子に高耐圧のものを使用する必要がなく安価な構成で実現できるという効果がある。また、従来例のような充電回路が不要であるから、交流電源の電源投入後、即時にインバータ回路の動作を開始させることができるという効果がある。

【0064】請求項4の発明は、インバータ回路が、第1及び第2のスイッチング素子の接続点から直流カット用のコンデンサを介して共振回路を有する負荷回路と、コンデンサ及びダイオードの並列回路とが第1又は第2のスイッチング素子の両端間に接続されて成るので、請求項3の発明と同様の効果を奏する。

【0065】請求項5の発明は、制御回路が、第1及び第2のスイッチング素子のオンオフ周波数を決定するための周期的な信号を出力する第1の発振回路と、回生電流検出手段の検出結果に応じた信号を出力する第1の検出回路と、第1の発振回路の出力信号と第1の検出回路の出力信号に基づいたトリガ信号を出力する第2の検出回路と、第2の検出回路から出力されるトリガ信号に応じて平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方をオンするための信号を出力する第2の発振回路と、第2の発振回路の出力信号に基づいて第1及び第2のスイッチング素子をオンオフ駆動する駆動回路とを具備するので、請求項1～4の発明と同様の効果を奏する。

【0066】請求項6の発明は、制御回路が、第1及び第2のスイッチング素子のオンオフ周波数を決定するための周期的な信号を出力する第3の発振回路と、第3の発振回路から出力される信号に応じて平滑コンデンサの充電電流が流れる第1又は第2のスイッチング素子の何れか一方をオンするための信号を出力する第4の発振回路と、電流検出手段により第1又は第2のスイッチング素子に回生電流が流れていることが検出されている期間に第4の発振回路の出力信号を強制的に無効とする第3

10

20

の検出回路と、第4の発振回路の出力信号に基づいて第1及び第2のスイッチング素子をオンオフ駆動する駆動回路とを具備するので、請求項1～4の発明と同様の効果を奏する。

【図面の簡単な説明】

【図1】実施形態1の回路構成図である。

【図2】同上の動作説明用の波形図である。

【図3】同上の動作説明用の波形図である。

【図4】実施形態2の回路構成図である。

【図5】実施形態3の回路構成図である。

【図6】同上の動作説明用の波形図である。

【図7】同上の変形例の回路構成図である。

【図8】実施形態4の回路構成図である。

【図9】同上の変形例の回路構成図である。

【図10】実施形態5の回路構成図である。

【図11】同上の変形例の回路構成図である。

【図12】実施形態6の回路構成図である。

【図13】実施形態7の回路構成図である。

【図14】同上の変形例の回路構成図である。

【図15】従来例1の回路構成図である。

【図16】同上の動作説明用の波形図である。

【図17】従来例2の回路構成図である。

【符号の説明】

1 整流回路

2 インバータ回路

3 降圧チョッパ回路

4 負荷回路

10 制御回路

11 第1の発振回路

12 第1の検出回路

13 第2の発振回路

14 第2の検出回路

15 駆動回路

16 検出用巻線

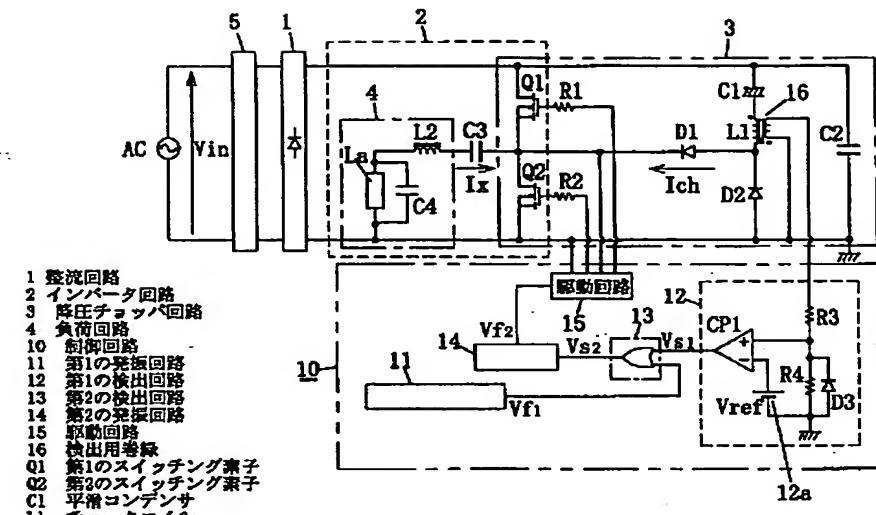
Q1 第1のスイッチング素子

Q2 第2のスイッチング素子

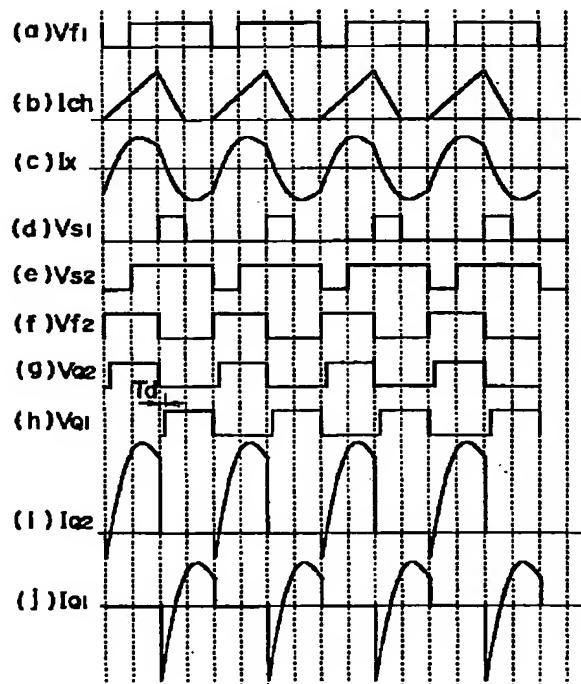
C1 平滑コンデンサ

L1 チョークコイル

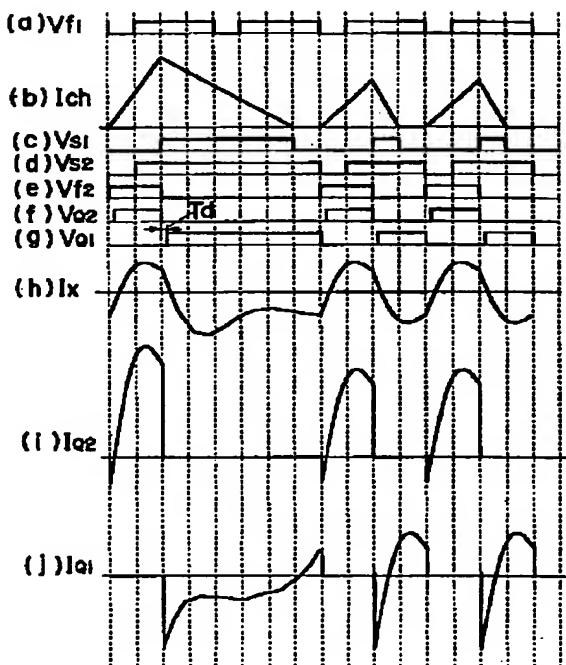
【図 1】



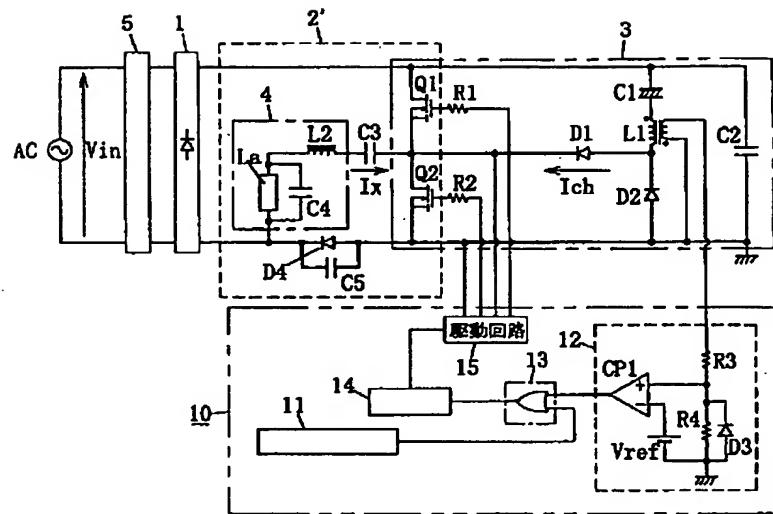
【図 2】



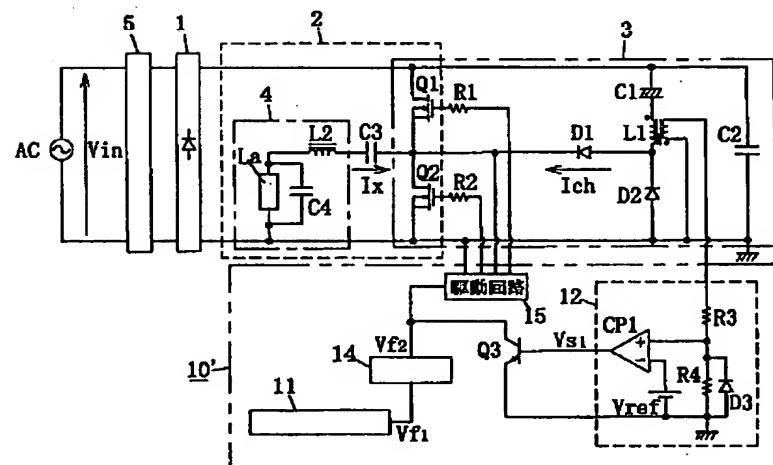
【図 3】



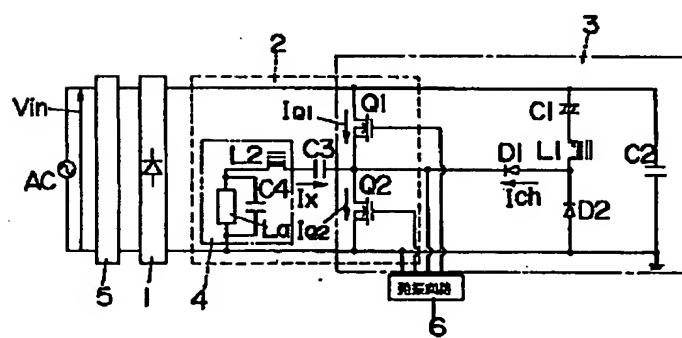
【四】



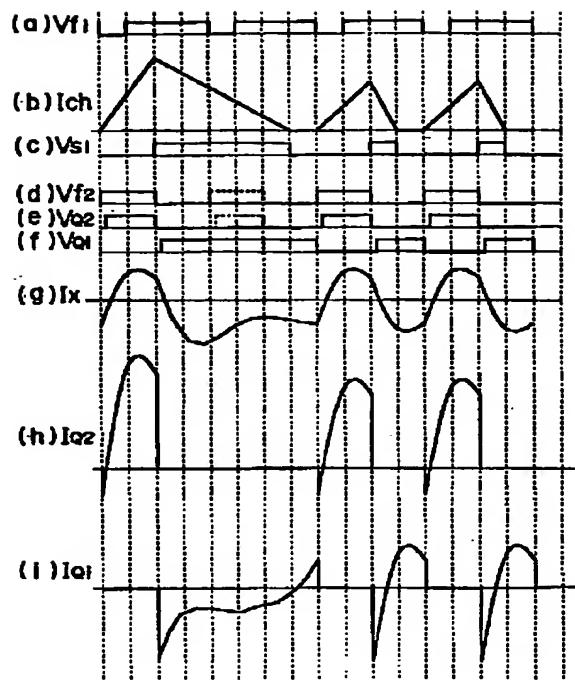
【图5】



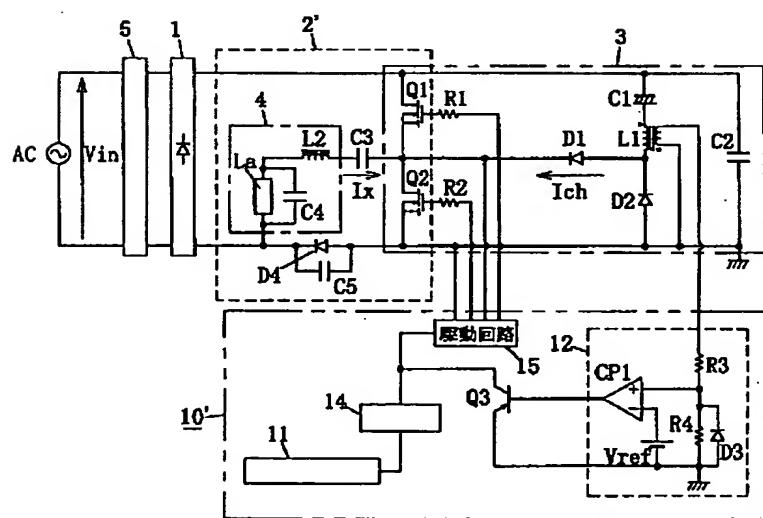
【四】 15



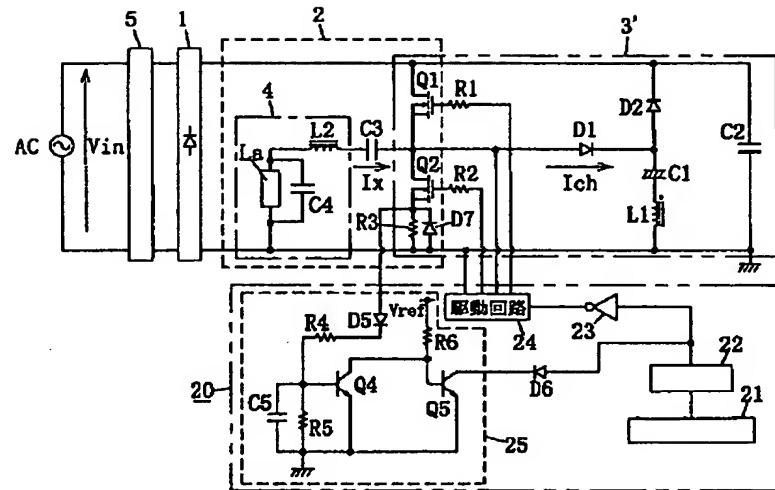
【図6】



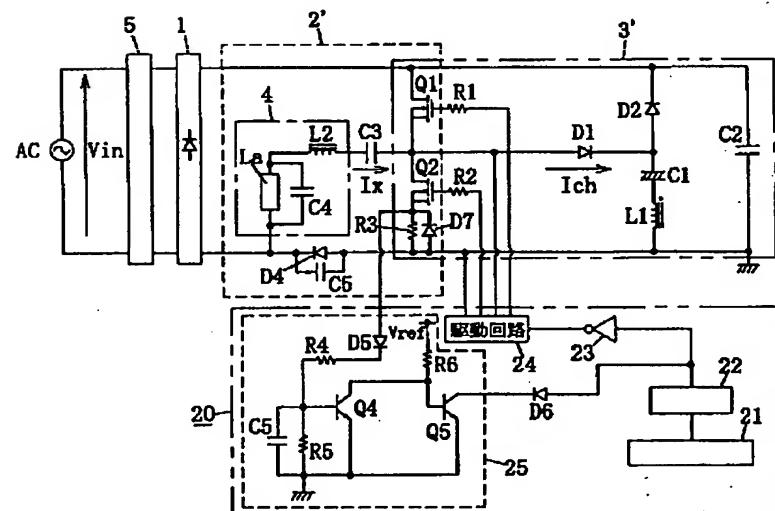
【図7】



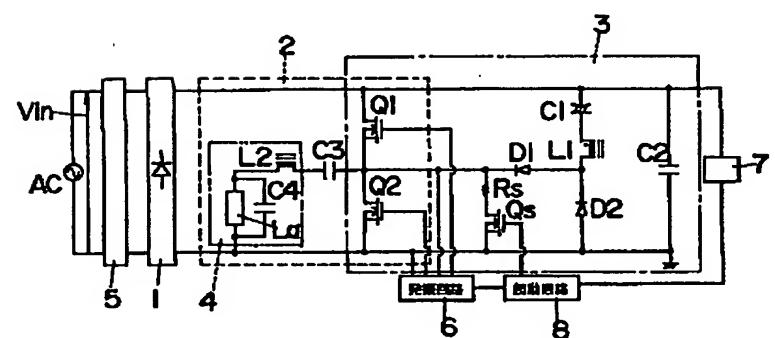
【図 8】



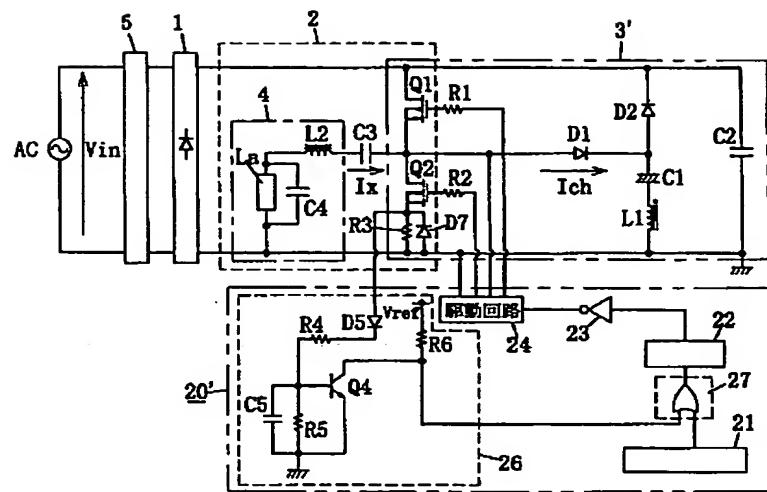
【図 9】



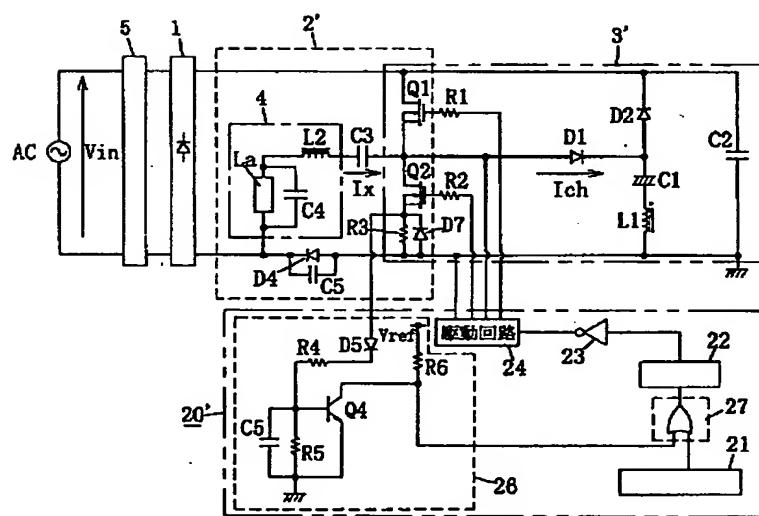
【図 17】



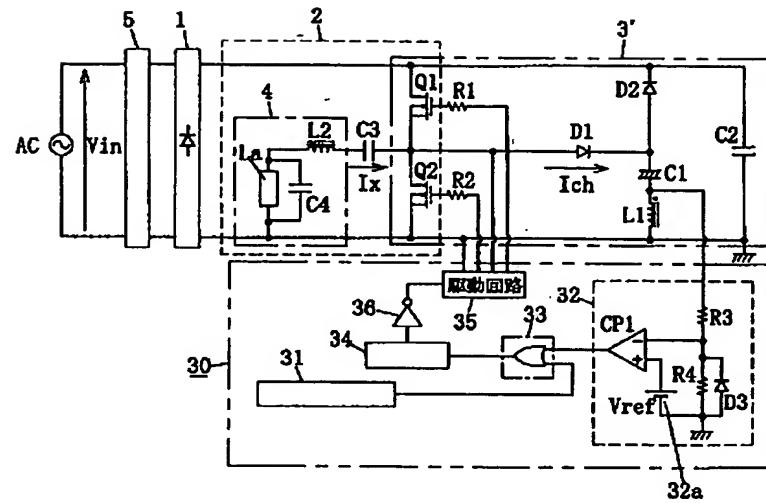
【四 10】



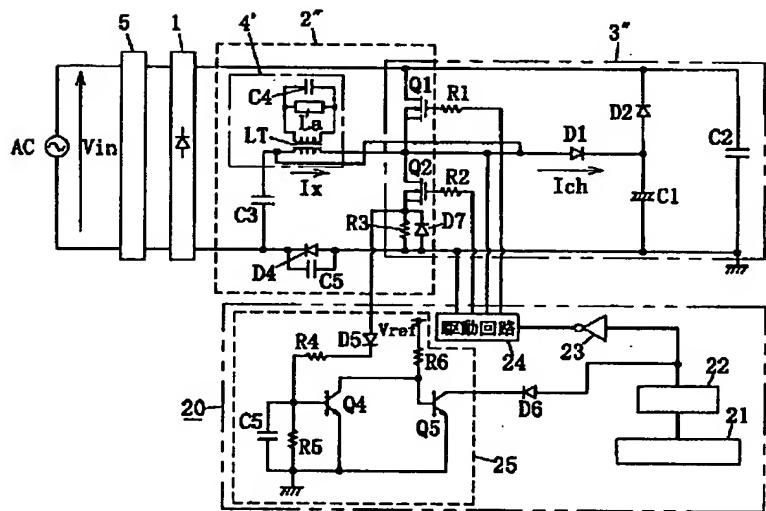
【图 1-1】



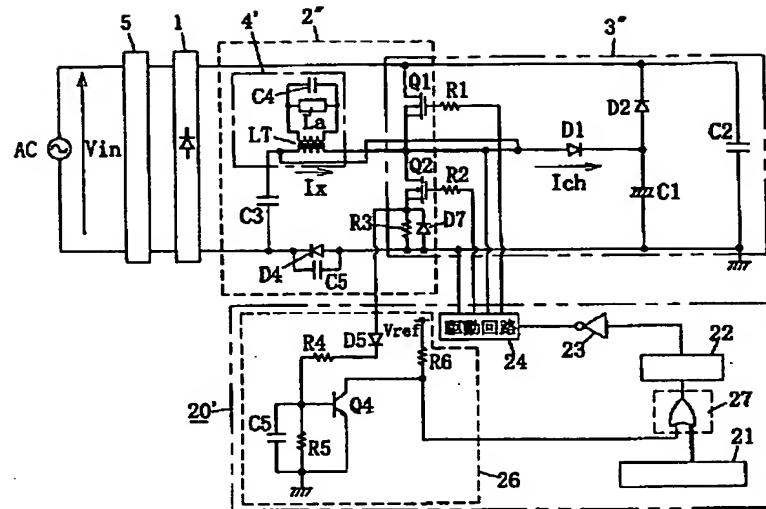
【図12】



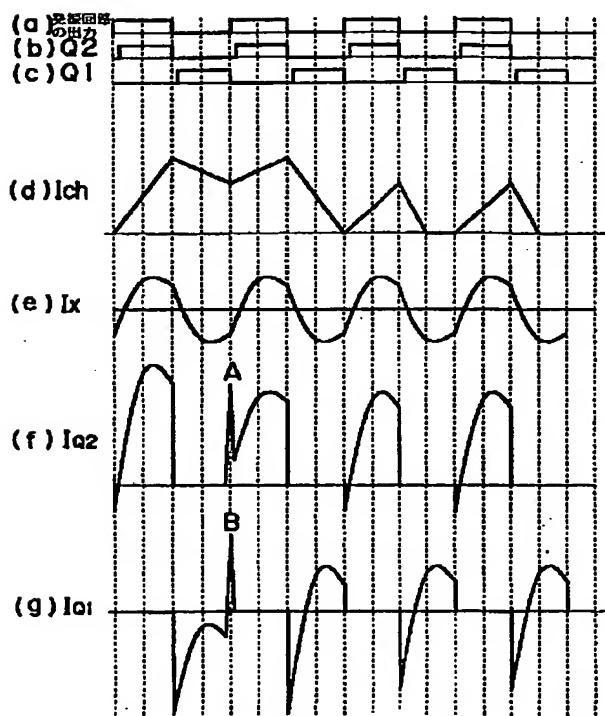
【図13】



【図14】



【図16】



フロントページの続き

F ターム(参考) 3K072 AA01 BA03 BA05 BB03 BC01
BC03 DD04 EB06 GA02 GB12
GC04 HB03
5H007 AA05 AA06 AA17 BB01 BB03
CA02 CB04 CB17 CB22 CC03
CC07 DA05 DB01 DC02 FA06
FA08 FA13 FA20
5H730 AS05 BB11 BB57 BB66 BB83
BB88 CC01 DD04 DD12 EE08
EE10 FD51 FG07 XX05 XX06
XX15 XX25 XX35

